

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開 号

特開平9-293822

(43) 公開日 平成9年(1997)11月11日

(51) IntCl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50			H 0 1 L 23/50	X
				K
21/60	3 0 1		21/60	3 0 1 B

審査請求 未請求 請求項の数 4 O L (全 4 頁)

(21) 出願番号 特願平8-105312

(22) 出願日 平成8年(1996)4月25日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 矢野 博之

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

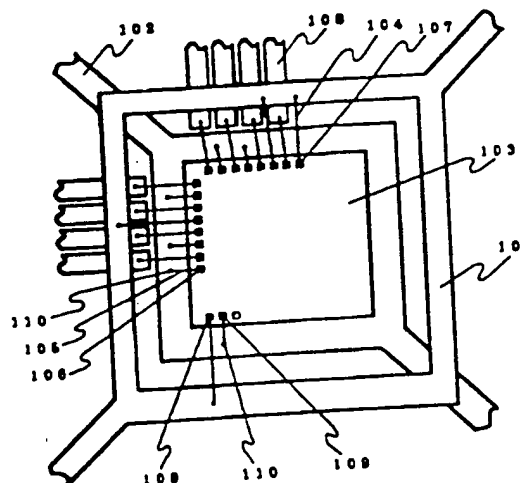
(74) 代理人 弁理士 鈴木 喜三郎 (外1名)

(54) 【発明の名称】 電源専用リードフレーム付半導体装置

(57) 【要約】

【解決手段】半導体装置の組立に使用する金線製リードフレームにおいて、VDD電源専用リードフレーム101とVSS電源兼用半導体支持リードフレーム102を設けた。VSS電源兼用半導体支持リードフレーム102の上には、半導体装置103が絶縁性の接着剤によって張り付けてある。またVDD電源専用リードフレーム101は、電気信号伝達用リードフレーム108の垂直上方向に位置し、半導体装置103の周辺を囲むように輪を形成して配置されている。この構造により、どの半導体パッドからでもボンディングワイヤーによって電源専用リードフレームに接続することができる。

【効果】電源ピン数の減少、半導体信号ピンの増加、半導体パッケージの小型化、コストの減少を得ることが出来る。





3  
4はボンディングワイヤーであり、VDD電源パッド107はボンディングワイヤー104によってVDD電源専用リードフレーム101に電気的に接続される。これにより半導体装置103にVDD電源が供給される。106はVSS電源パッド、105はボンディングワイヤーであり、VSS電源パッド106はボンディングワイヤー105によって、VSS電源兼用半導体支持リードフレーム102に電気的に接続される。これにより、半導体装置103にVSS電源が供給される。半導体装置103はVSS電源パッド106及び、VDD電源パッド107が多くあればあるほど安定動作し有利になる。前述した構造にしたためVDD電源専用リードフレーム101およびVSS電源兼用半導体支持リードフレーム102に対して複数ボンディングでき、なおかつ他のボンディングワイヤーと接触しないように接続することが出来る。

【0009】また、109は電気信号入力パッドであり、電気信号入力パッド109を電気信号伝達用リードフレームではなく、VDD電源専用リードフレーム101およびVSS電源兼用半導体支持リードフレーム102へボンディングワイヤー110を使って接続することにより、半導体装置の一部分のみを活性化させたり、半導体装置の機能を変更するのに使用することができる。

【0010】なお、本実施例ではVDD電源専用リードフレーム101の形状が半導体装置の周辺を囲むように輪を形成しているが、半導体装置の1辺以上となり合うような棒状としたVDD電源専用リードフレームでも、同様の効果を得ることが出来る。

【0011】

【発明の効果】以上述べたように、本発明によれば半導体装置の周囲に電源専用リードフレームを備えたことにより、どのパッドからでもボンディングワイヤーによって電源のリードフレームに接続することができ、電源ピ

ンが一つであっても複数の電源パッドに接続することが出来る。これにより半導体装置の安定動作に寄与することが出来る。さらに電源ピンを複数設ける必要が無いため、半導体パッケージの小型化、低コスト化に寄与する事が出来る。

【0012】また、電気信号入力パッドをVDD、およびVSSに接続することにより、半導体装置の一部分のみを活性化させたり、半導体装置の機能を変更することが可能となり、機能確認のために端子を設ける必要が無くならない効果も有する。

【図面の簡単な説明】

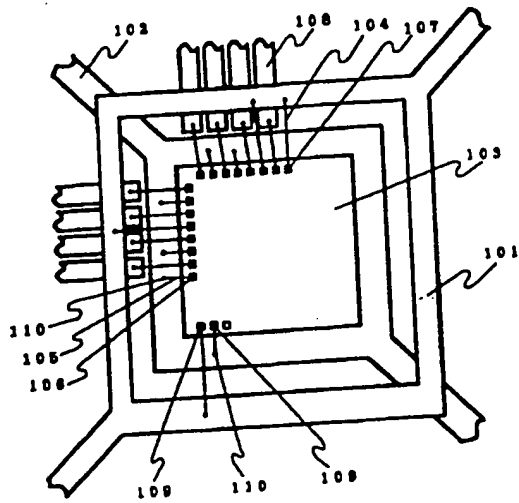
【図1】本発明の一実施例を垂直上方向から見た電源専用リードフレーム付半導体装置の簡略化した平面図。  
【図2】従来の半導体装置の簡略化した平面図。

【符号の説明】

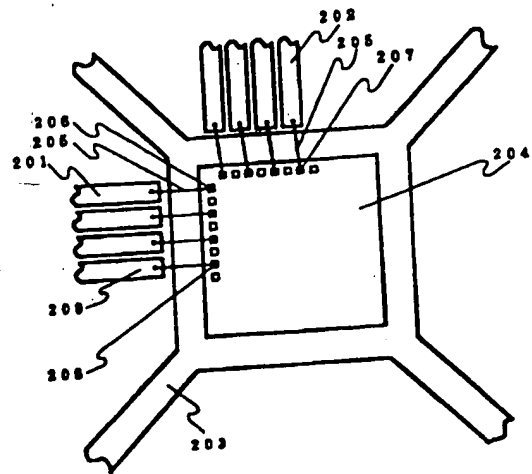
- |               |     |                     |
|---------------|-----|---------------------|
| 101           | ... | VDD電源専用リードフレーム      |
| 102           | ... | VSS電源兼用半導体支持リードフレーム |
| 103           | ... | 半導体装置               |
| 104, 105, 110 | ... | ボンディングワイヤー          |
| 106           | ... | VSS電源パッド            |
| 107           | ... | VDD電源パッド            |
| 108           | ... | 電気信号伝達用リードフレーム      |
| 109           | ... | 電気信号入力パッド           |
| 201           | ... | VDD電源リードフレーム        |
| 202           | ... | VSS電源リードフレーム        |
| 203           | ... | 半導体装置支持用リードフレーム     |
| 204           | ... | 半導体装置               |
| 205           | ... | ボンディングワイヤー          |
| 206           | ... | VDD電源パッド            |
| 207           | ... | VSS電源パッド            |
| 208           | ... | 信号パッド               |

(4)

【図1】



【図2】



17

CLIPPEDIMAGE= JP409293822A

PAT-NO: JP409293822A

DOCUMENT-IDENTIFIER: JP 09293822 A

TITLE: SEMICONDUCTOR DEVICE WITH LEAD FRAME FOR POWER  
SOURCE ONLY

PUBN-DATE: November 11, 1997

INVENTOR-INFORMATION:

NAME

YANO, HIROYUKI

ASSIGNEE-INFORMATION:

NAME

SEIKO EPSON CORP

COUNTRY

N/A

APPL-NO: JP08105312

APPL-DATE: April 25, 1996

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PROBLEM TO BE SOLVED: To reduce the number of power source pins, increase the number of semiconductor signal pins, and reduce the size and cost of a semiconductor package.

SOLUTION: A metal lead frame for use in assembling of a semiconductor device has a lead frame 101 for VDD power source only and a semiconductor supporting lead frame 102 also used for a VSS power source. A semiconductor device 103 is adhered to an insulation adhesive to the latter lead frame 102. The former lead frame 101 is located vertically above an electric signal transmitting lead frame 108 and formed as a ring surrounding the periphery of the semiconductor device 103. Owing to this structure, any semiconductor pad

can be connected  
through a binding wire to the power-only lead frame.

COPYRIGHT: (C)1997, JPO

11/14/2002, EAST Version: 1.03.0002